

引用格式:赵思琦,高同强,卢新,等. 一种用于 FBAR 环境信号检测芯片的全集成低压差线性稳压器电路[J]. 微电子学与计算机,2019,36(10):73-77. [ZHAO S Q,GAO T Q,LU X,et al. A high performance capacitorless low-dropout regulator for the FBAR sensor circuits [J]. Microelectronics & Computer,2019,36(10):73-77.]

一种用于 FBAR 环境信号检测芯片的全集成 低压差线性稳压器电路

赵思琦^{1,2},高同强^{1,2},卢 新^{1,2},张 恒^{1,2},赵 湛^{1,2},杨海钢^{1,2}

(1 中国科学院大学,北京 100190;2 中国科学院 电子学研究所,北京 100190)

摘 要: 本文采用自适应功率管技术实现了一款较高性能的片上低压差线性稳压器(LDO),其中误差放大器在增加动态偏置结构的同时引入瞬态加强级,使得全集成 LDO 在负载跳变时具有快速瞬态响应,稳定了输出电压. 该 LDO 基于 0.18 μm 标准 CMOS 工艺进行设计,仿真结果表明,在电源电压 3 V,输出电压 1.2 V,负载电容为 100 pF 的条件下,该 LDO 可稳定输出 0~100 mA 负载电流,实现全负载稳定. 并且负载电流在 200 ns 内从 0~100 mA 跳变时,瞬态输出电压变化峰值在 150 mV 以内.

关键词: 片上 LDO;双功率管;动态偏置;快速响应

中图分类号: TN432

文献标识码: A

文章编号: 1000-7180(2019)10-0073-05

A high performance capacitorless low-dropout regulator for the FBAR sensor circuits

ZHAO Si-qi^{1,2},GAO Tong-qiang^{1,2},LU Xin^{1,2},ZHANG Heng^{1,2},
ZHAO Zhan^{1,2},YANG Hai-gang^{1,2}

(1 University of the Chinese Academy of Sciences, Beijing 100190, China; 2 Institute of Electronics,
Chinese Academy of Sciences, Beijing 100190, China)

Abstract: This paper uses adaptive power transistor technology to implement a higher performance on-chip low-dropout linear regulator (LDO), in which the error amplifier adds a dynamic bias structure while introducing a transient boost stage, making the integrated LDO has a fast transient response during load transitions that stabilizes the output voltage. The LDO is designed based on the 0.18 μm standard CMOS process. The simulation results show that the LDO can stably output 0~100 mA load current under the condition of 3 V power supply voltage, 1.2 V output voltage and 100 pF load capacitance, achieving full load stability. And when the load current jumps from 0 to 100 mA within 200 ns, the peak value of the transient output voltage changes to within 150 mV.

Key words: on-chip LDO; dual power tube; fast transient response; dynamic bias structure

1 引言

薄膜体声波谐振腔器件(FBAR)是一种新型的 MEMS 传感器件,常见于基于吸附机制的微质量压

电谐振传感器中. 基于 FBAR 的大气环境信号(湿度、气压等)检测技术由于具有更高的灵敏度和稳定性,同时还可以与外围电路构成单芯片系统,正在成为 MEMS 与 CMOS 技术交叉融合的一个研究

热点^[1].

在 FBAR 检测电路中低压差线性稳压器 (LDO) 作为电源管理模块的重要组成部分, 用于将片外电池的供电电压转换为片上各模块的供电电压. LDO 设计的主要要求有提供各模块尽可能低的供电电压, 提高电源电压抑制比 (PSR)、提高负载调整率等, 这是提高便携式检测系统测量精度和使用寿命的重要手段.

传统的低压差线性稳压器在输出端需要一个 μF 级的片外电容, 以保证电路的稳定性以及在负载发生跳变时及时提供额外的负载电流^[2-3], 其瞬态性能一般较好. 但是片外电容的使用导致电路面积的增大以及键合线引起的金属丝寄生效应等不希望的问题, 同时由于现有的半导体集成电路工艺很难在片上实现 μF 量级的电容, 因此限制了低压差线性稳压器在全集成片上系统的应用. 另一方面较小的输出端电容又会导致 LDO 在全负载范围内出现不稳定现象以及在负载跳变时瞬态响应过慢等问题, 因此在较小负载电容情况下如何实现全集成 LDO 电路成为当前研究的一个热点.

针对上述问题, 本文提出了一种兼具快速瞬态响应、全负载范围内稳定以及 PSR 性能良好的片上 LDO.

2 电路结构与分析

由于 FBAR 环境信号检测电路工作时需要较高频率精度, 并且振荡器工作时电流变化相当大. 这就要求电源管理模块可以提供较大负载电流的同时具有较好的高频电源抑制比性能以及负载调整率. 因此, 本文根据实际工作应用需求, 采用 3V 电源电压, 输出电压 1.2 V, 实现 0~100 mA 负载电流变化范围, 输出端寄生负载电容 100 pF. 具体设计时, 重点关注负载调整率和电源抑制比 (PSR) 等电路指标.

根据上述应用需求, 本文设计的 LDO 结构如图 1 所示. C_L 是输出端寄生电容, 频率补偿结构和瞬态加强网络加入电路确保电路的稳定性和快速瞬态响应. 轻载时, 功率管 Mp1 和 EA1 构成易于补偿的两级结构, 解决最小负载电流限制的问题. 功率管 Mp2 以及功率管 Mp1 和 EA1、同相 EA2 在重载时构成高增益的三级结构, 有效地加强了负载从轻载跳变到重载时的瞬态响应.

2.1 瞬态加强网络

一个典型的 LDO 瞬态响应如图 2 所示. 响应过

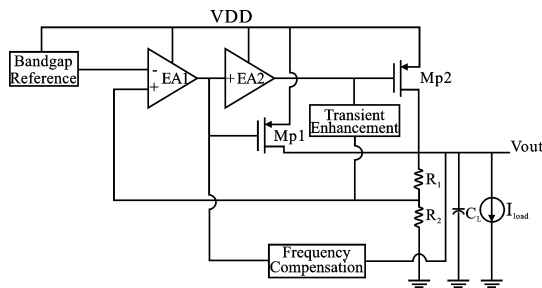


图 1 本文提出的 LDO 结构框图

程大致可以划分为当负载发生跳变时, 功率管由于栅端电容的存在而没有立即做出相应的调整, 从而导致输出端电压会瞬间产生一个向下 $\Delta V_u = \frac{I_{\text{loadmax}}}{C_L} \times t_1$, $t_1 = \frac{1}{GBW} + C_g \frac{\Delta I_{\text{load}}}{g_{\text{mp}} I_{\text{sr}}}$ (向上 $\Delta V_o = \frac{I_{\text{loadmax}}}{C_L} t_3$, $t_3 = \frac{1}{GBW} + C_g \frac{\Delta I_{\text{load}}}{g_{\text{mp}} I_{\text{sr}}}$) 的脉冲. 无片外电容低压差稳压器的输出端电容很小, 因此输出端会产生比传统 LDO 更大的压降. 随后反馈回路开始响应, 进入到稳定阶段 ($t_2 = \frac{\Delta V_g C_g}{I_{\text{sr}}}$, $t_4 = \frac{C_L}{I_{\text{FB}}} (\Delta V_o - \Delta V_{\text{diff}})$). 输出端电压进入稳定状态后, 重载时的输出电压比轻载时的输出电压小一个 $\Delta V_{\text{diff}} = R_{\text{olloadmax}} I_{\text{loadmax}} - R_{\text{olloadmin}} I_{\text{loadmin}}$. 如图 3 所示, ΔV_{diff} 产生的原因是不同负载电流条件下, LDO 的输出阻抗值不同, 所以输出阻抗上产生的压降也不同.

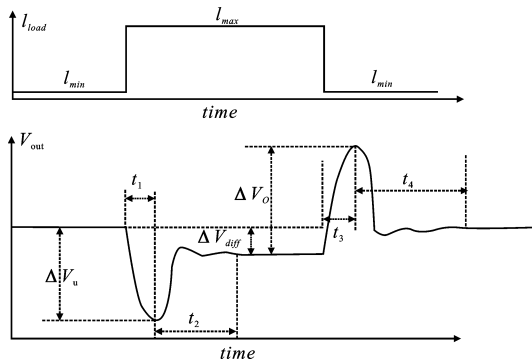


图 2 LDO 瞬态响应示意图

由上述分析可知, 一个电路的瞬态响应主要由三个方面决定, 分别是 LDO 的带宽、输出电容以及负载电流. 由于片上 LDO 的输出端电容较小, 因此本文选择从两方面入手提高系统的瞬态响应特性, 一是跟随负载变化增加单位环路带宽 GBW 以改善下冲电压, 二是在输出端增加放电通路以快速改善过冲电压.

如图 3 所示, EA1 中引入动态偏置结构, 动态偏置结构由 Ma1—Ma5 构成. 主要工作原理是通过

Ma3 按比例复制亚功率管 Mp1 的电流,通过 Ma1 和 Ma2 把复制电流注入到 EA1 的两个输入管中.此时,输入管由于偏置电流变大而导致输入跨导 g_m 变大,根据公式 $GBW = g_m/C_C$ 可知,GBW 随之增大,根据瞬态响应公式可知, t_1 变小导致 ΔV_o 变小,因此当负载从轻载跳变到重载时瞬态加强,下冲电压减小.当负载电流较小时,动态偏置网络的复制电流相对较小,因此可以忽略不计,节省静态电流.

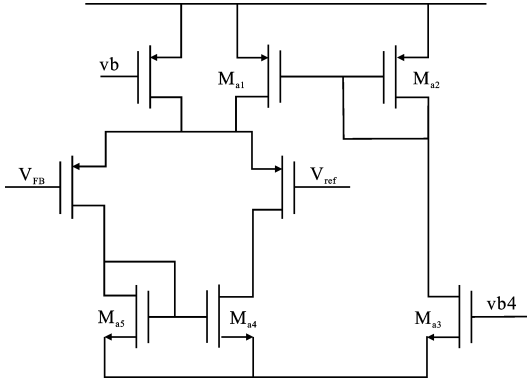


图3 具有动态偏置网络的误差放大器

其次,引入如图5所示的瞬态增强网络,主要解决负载从重载跳变到轻载时输出电压出现上脉冲的问题,即在输出端增加放电通路以缓解过冲电压同时在一定程度上又优化了下冲电压.该电路的主要思想是当LDO输出电压出现尖峰时,功率管Mp2栅端电压也随之发生变化,从而导致瞬态加强网络的偏置电流也发生改变,解决由于栅端电容 C_{par} 存在导致的瞬态响应过慢的问题.瞬态加强网络主要由一个电流镜Mb1、Mb2构成, I_1 为输入电流, I_2 为输出电流,电阻 R_c 和电容 C_b 监测LDO输出电压变化从而改变 I_2 电流大小.

稳定状态时, V_{drop} 为常数保持不变.此时, V_{GS2} 由 V_{GS1} 决定, $I_2 = N \times I_1$.当负载发生从重载到轻载跳变时,即功率管栅端电压 V_{drop} 突然由低到高时 (ΔV),由于电容两端电压不能突变的特性,对 C_b 充电导致 Mb2 栅端电压升高, V_{GS2} 增大从而导致电流 I_2 变大.即 V_{drop} 电压的改变量通过电容 C_b 耦合到 Mb2 栅端,此时 Mb2 栅端电压不再是由 R_b 提供的直流偏置电压.增加的电流由以下公式可知:

$$\begin{aligned} I_2 + \Delta I_2 &= \frac{\mu_n C_{ox}}{2} \left(\frac{W}{L} \right)_{Mb2} (V_{GS2} + \Delta V - V_{THN})^2 \\ &= \frac{\mu_n C_{ox}}{2} \left(\frac{W}{L} \right)_{Mb2} (V_{GS2} - V_{THN})^2 + \\ &\quad \Delta V^2 - 2(V_{GS2} - V_{THN}) \Delta V \end{aligned} \quad (1)$$

从而可以得到:

$$\Delta I_2 = \frac{\mu_n C_{ox}}{2} \left(\frac{W}{L} \right)_{Mb2} (\Delta V^2 - 2(V_{GS2} - V_{THN}) \Delta V) \quad (2)$$

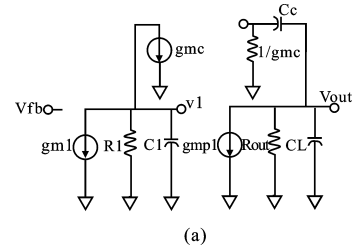
由公式(2)可知适当增加 Mb2 的宽长比可以增加偏置电流.从而有更多的瞬态电流从 Mb2 管流出,及时拉低输出端电压,维持输出的稳定.

当负载从轻载跳变到重载时,由图5可知, Mb2 栅端电压降低,会有更小的偏置电流流过 Mb2,此时一定程度上缓解了上冲电压.

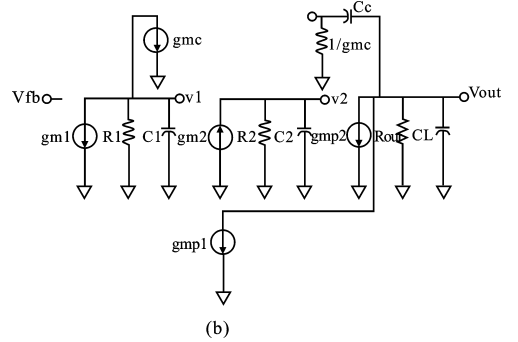
由上述分析可知,偏置电流的增大只会发生在输出端电压发生跳变的时候,稳态时并不会影响其直流偏置,从而减小了静态功耗.

2.2 稳定性分析

图2所示的LDO结构的简化小信号图如图6所示,通过共源共栅补偿技术,保证了电路在全负载范围内的稳定.功率管的转换通过设定的一个转换电流 I_{tran} 与负载电流 I_{load} 进行比较来决定.



(a) 两级结构



(b) 三级结构

图4 本文LDO结构的小信号图

(1) 轻负载电流时,即 $I_{tran} > I_{load}$:

当负载电流 I_{load} 小于设定的转换电流 I_{tran} 时,提出的片上LDO为两级结构,如图6(a)所示.此时主功率管处于截止区,可以忽略不计. R_{out} 为输出端等效输出阻抗, C_c 为频率补偿电容,传递函数如下:

$$\frac{V_{out}}{V_{fb}} =$$

$$-\frac{g_{m1} g_{mp1} R_1 R_{out} (1 + \frac{sC_C}{g_{mc}})}{(1 + sC_1 R_1)(1 + sC_L R_{out})(1 + \frac{sC_C}{g_{mc}}) + g_{mp1} R_1 R_{out} sC_C} \quad (3)$$

假设 $g_{mp1} R_1 R_{out} C_C > C_1 R_1 + C_L R_{out} + \frac{C_C}{g_{mc}}$, 可得零极点分布如下所示:

$$\omega p_{dom} \cong -\frac{1}{2g_{mp1} R_1 R_{out} C_C} \quad (4)$$

$$\omega p_2 \cong -\frac{g_{mp1} C_C + g_{mp1} g_{mp1} (C_1 R_1 + C_L R_{out})}{C_1 C_L} \quad (5)$$

$$\omega p_3 \cong -\frac{g_{mc}}{C_C} \quad (6)$$

$$\frac{v_{out}}{v_{in}} = -\frac{g_{m1} R_1 g_{m2} R_2 g_{mp2} R_{out} (1 + \frac{sC_C}{g_{mc}}) (1 + \frac{g_{mp1}}{g_{m2} g_{mp2}} + \frac{s g_{mp1} C_2}{g_{m2} g_{mp2}})}{(1 + \frac{sC_C}{g_{mc}}) (1 + sC_1 R_1) (1 + sC_2 R_2) (1 + sC_L R_{out}) + g_{mp1} R_{out} R_1 sC_C (1 + sC_2 R_2) + g_{m2} g_{mp2} R_1 R_2 R_{out} sC_C} \quad (8)$$

为了简化计算, 忽略一些相对小项, 可得零极点分布如下:

$$\omega p_{dom} = -\frac{1}{g_{m2} g_{mp2} R_1 R_2 R_{out} C_C} \quad (9)$$

由(9)可知主极点还是在 EA1 的输出端, 因此可得:

$$GBW = \frac{g_{m1}}{C_C} \quad (10)$$

GBW 的表达式虽然和两级结构相同, 但是由于动态偏置结构的存在, EA1 输入管的跨导随着负载电流的增大而增大, 因此 GBW 随之变化。

根据公式(8)求解可得一对复极点, 由(11)可知, 很容易将这对复极点推到高频处。全负载时, R_{out} 最小, 因此 g_{mc} 要相应的大一些。

$$|\omega p_{2,3}| \approx 2\sqrt{\frac{g_{m2} g_{mp2} g_{mc} R_{out}}{C_1 C_2}} \quad (11)$$

第四个极点的表达式如下:

$$\omega p_4 = \frac{1}{C_L R_{out}} \quad (12)$$

我们可知, P_4 的大小也是与输出阻抗, 即负载电流有关, 当负载电流较大时, P_4 也相应的被推到高频处。综上, 单位增益带宽内, 只存在主极点, 电路稳定。

重载时, 同时也存在两个零点, 为了优化相位, 我们选择 Z_1 略大于 GBW, 而 Z_2 被推到高频处, 因此可以忽略它的影响。此时电路稳定。

$$Z_1 = -\frac{g_{mc}}{C_C} \quad (13)$$

$$Z_2 = \frac{g_{m2} g_{mp2} + g_{mp1}}{g_{mp1} C_2} \quad (14)$$

$$\omega Z_1 \cong -\frac{g_{mc}}{C_C} \quad (7)$$

由公式(6)(7)可得, P_3 和 Z_1 相互抵消, 主极点 ωp_{dom} 分布在误差放大器的输出端, 由(5)可知, 由于频率补偿电容 C_C 存在, P_2 将会被推到高频处, 远大于 GBW, 因此单位增益带宽内只存在主极点, 电路稳定。并且 P_2 与 g_{mp1} 成正比, 与负载电流 I_{load} 成正比, 负载电流越大, P_2 越高, 电路越稳定。

(2) 重负载电流时, 即 $I_{tran} < I_{load}$:

当负载电路 $I_{load} > I_{tran}$ 时, 主功率管开始工作, LDO 为三级结构, 小信号图如图 6(b) 所示。可得传输函数如下所示:

由上述分析可得, 不同负载条件下, 本文介绍的 LDO 结构均可稳定输出电压。

3 仿真测试结果与分析

本文采用 SMIC 0.18 μm 标准 CMOS 工艺设计, 实现前文提出的 LDO 电路 ($V_{thn} = 740 \text{ mV}$, $|V_{thp}| = 638 \text{ mV}$), 其电源电压为 3 V, 负载电容为 100 pF 最小负载电流为 0, 最大负载电流为 100 mA。

图 5 为负载电流分别为 0、10 μA 、10 mA、100 mA 时 LDO 的稳定性仿真。如图所示, LDO 的环路增益随着负载电流增大而增大, 可知最差的相位裕度存在于空载的时候。此时 $PM \approx 65^\circ$, 环路增益为 71 dB, $GBW \approx 1.7 \text{ MHz}$, 系统稳定。当负载电流变大时, 主极点往右移, GBW 增大可达到 8 MHz 左右, 此时 $PM \approx 80^\circ$, 环路增益为 132 dB 左右, 系统依然保持稳定。可以看出, 自适应功率管技术以及共源共栅补偿可以保证 LDO 在全负载范围内的稳定。图 6 为在 200 ns 建立时间内负载从轻载到重载和重载到轻载跳变时, 系统的瞬态响应曲线。由图可以看出, 负载从重载跳变为轻载时, 输出电压变化约为 50 mV 左右; 负载从轻载跳变为重载时, 输出电压变化 130 mV, 稳定时间 1 μs 左右。表明该 LDO 对负载变化能及时做出响应。

图 7(a)(b)(c)分别为该 LDO 结构的线性调整率、负载调整率曲线以及电源抑制比曲线, 线性调整率为 0.8 mV/V, 负载调整率为 0.027 mV/V, 可以

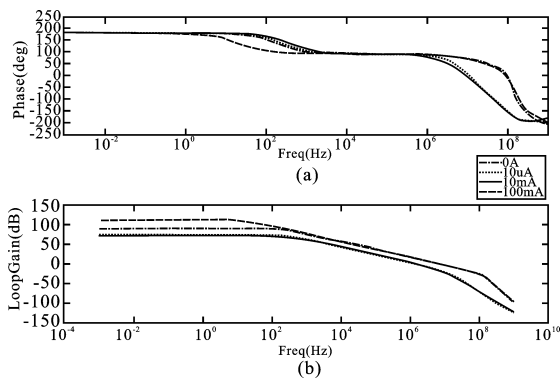


图 5 LDO 交流仿真曲线

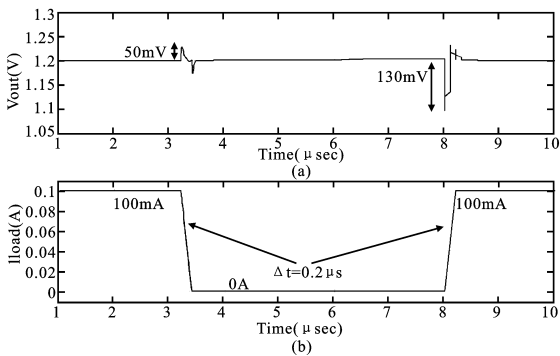


图 6 LDO 瞬态响应曲线

看出该 LDO 具有良好的线性调整率以及负载调整率。0、10 mA、100 mA 负载电流下 PSR 仿真曲线如图(c)所示,低频下,PSR 分别为 79 dB、87 dB、85 dB,100 KHz 处均小于-60 dB。

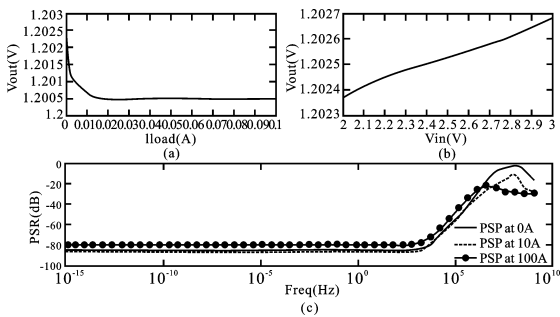


图 7(a) LDO 线性调整率 (b)LDO 负载调整率
(c)LDO 电源抑制比

从本文 LDO 与近年典型文献 LDO 的性能比较,可以看出,本文 1MHz 处的 PSR 指标相比其他文献最好,负载调整率以及线性调整率也具有竞争优势。

4 结束语

本文基于 SMIC 0.18um 标准 CMOS 工艺设计

了一款适用于 FBAR 环境信号检测芯片的高性能片上低压差线性稳压器. 采用自适应功率管技术以及共源共栅补偿技术,在保证 LDO 全负载范围内稳定的同时减少了片上补偿电容的需求. 引入瞬态加强网络以及带动态偏置的误差放大器,在无片外电容的前提下,加强了系统的瞬态响应,有效缓解了负载跳变时输出电压过冲的问题. 同时,该 LDO 还有良好的 PSR 性能.

参考文献:

[1] 张萌颖. 基于氧化锌薄膜体声波谐振器的传感器及系统研究[D]. 北京:中国科学院大学,2017.

[2] 李雅淑,高超嵩,孙向明,等. 基于 0.13μm SOI CMOS 工艺的高性能 LDO 设计[J]. 电子设计工程,2018,26(19):165-170.

[3] LAU S K. A Low-Dropout Regulator for SoC With Reduction[J]. IEEE Journal of Solid-State Circuits, 2007, 42(3):658-664.

[4] MILLIKEN R J, SILVAMART J, SANCHEZINENCIO E, et al. Full On-Chip CMOS Low-Dropout Voltage Regulator[J]. IEEE Transactions on Circuits & Systems I Regular Papers, 2007, 54(9):1879-1890.

[5] ZHANG C, KI W H. Output-Capacitor-Free Adaptively Biased Low-Dropout Regulators[J]. IEEE Transactions on Circuits & Systems I Regular Papers, 2010, 57(5):1017-1028.

[6] QU X, ZHOU Z K, ZHANG B, et al. An Ultralow-Power Fast-Transient Capacitor-Free Low-Dropout Regulator With Assistant Push-Pull Output Stage[J]. IEEE Transactions on Circuits & Systems II Express Briefs, 2013, 60(2):96-100.

[7] CHONG S S, CHAN P K. A 0.9uA Quiescent Current Output-Capacitorless LDO Regulator With Adaptive Power Transistors in 65-nm CMOS[J]. IEEE Transactions on Circuits & Systems I Regular Papers, 2013, 60(4):1072-1081.

[8] LIU X, WANG S, GUO S, et al. Design of off-chip capacitor-free CMOS low-dropout voltage regulator [C]. IEEE Asia Pacific Conference on Circuits & Systems. IEEE, 2008.

[9] CHEAH M, MANDAL D, BAKKALOGLU B, et al. A 100-mA, 99.11% Current Efficiency, 2-mVpp Ripple Digitally Controlled LDO With Active Ripple Suppression[J]. IEEE Transactions on Very Large Scale Integration Systems, 2017, 25(2):1-9.

LSSVM 的模拟电路故障诊断方法. 通过 EEMD 分解对信号进行特征提取, 利用尺度熵度量故障信号在不同时间尺度上的复杂度, 形成故障特征向量, 并输入 LSSVM 模型中得到故障诊断结果, 并与 EEMD 能量特征提取方法对比. 本文带通滤波电路实例的平均故障诊断率达 96.67%. 同时将其他文献方法与本文方法作比较, 说明了本文所提方法的有效性.

参考文献:

- [1] 何威, 何怡刚, 罗旗舞, 等. 基于连续小波奇异熵的模拟电路故障诊断新方法[J]. 电子测量与仪器学报, 2017, 31(12): 1967—1973.
- [2] 单剑锋, 汪良伟, 宋晓涛. 基于 HHT 和 SVDD 的模拟电路故障诊断研究[J]. 计算机技术与发展, 2015, 25(7): 179—183.
- [3] 王震, 李志华, 邵新添. 基于改进的 EMD 方法的模拟电路故障诊断研究[J]. 信息技术, 2017, (12): 37—40.
- [4] 杨望灿, 张培林, 王怀光, 等. 基于 EEMD 的多尺度模糊熵的齿轮故障诊断[J]. 振动与冲击, 2015, 34(14): 163—167.
- [5] 贾亚飞, 朱永利, 王刘旺, 等. 基于 VMD 和多尺度熵的变压器内绝缘局部放电信号特征提取及分类[J]. 电工技术学报, 2016, 31(19): 208—215.
- [6] 胡天骐, 单剑锋, 宋晓涛. 基于改进 PSO—LSSVM 的模拟电路诊断方法[J]. 计算机技术与发展, 2015, 25(6): 193—196.

- [7] WU Z H, HUANG N E. Ensemble empirical mode decomposition: A noise assisted data analysis method[J]. Advances in Adaptive Data Analysis, 2009, 1(1): 1—41.
- [8] COSTA M, GOLDBERGER A L, PENG C K. Multi-scale entropy analysis of biological signals[J]. Physical review. E, Statistical, nonlinear, and soft matter physics, 2005, 71(2): 1—18.
- [9] 刘波, 易辉, 薄翠梅, 等. MCKD 与改进的 LSSVM 在滚动轴承故障诊断中的应用[J]. 电子技术应用, 2018, 44(7): 81—85.
- [10] 程文韬, 邓芳明, 郝勇, 等. 基于小波和 ELM 的电路故障诊断方法研究[J]. 仪表技术与传感器, 2016(7): 89—92.
- [11] SONG P, HE Y Z, CUI W J. Statistical property feature extraction based on FRFT for fault diagnosis of analog circuits [J]. Analog Integrated Circuits and Signal Processing, 2016, 87(3): 427—436.
- [12] 刘琳. 一种模拟电路故障诊断方法研究[J]. 现代电子技术, 2017, 40(6): 183—186.

作者简介:

庄城城 男, (1992-), 硕士研究生. 研究方向为电子电路的故障诊断. E-mail: 1601670457@qq.com.

易辉 男, (1984-), 博士, 副教授. 研究方向为数据驱动故障诊断、复杂系统健康预测与管理 and 模式识别技术.

张杰 男, (1991-), 硕士研究生. 研究方向为光伏组件故障诊断.

(上接第 77 页)

- [10] ZHAN W. An output-capacitor-free adaptively biased low-dropout regulator with sub-threshold undershoot-reduction for SoC[J]. IEEE Transactions on Circuits & Systems I Regular Papers, 2012, 59(5): 1119—1131.

作者简介:

赵思琦 女, (1993-), 硕士研究生. 研究方向为模拟集成电路设计. E-mail: zhaosqjlu@163.com.

高同强 男, (1970-), 博士, 副研究员. 研究方向为集成电路设计.